



FPGA_ID0
FPGA_ID1

Rev 59
Date 26 Jan 2005
Time 12:07:46 pm
Name peter.j

MR0D-In

Input Channels
ProJ: MR0D-X
ProJ.No:38405

Peter Jansweijer
peter.j@nikhef.nl

NIKHEF
NATIONAAL INSTITUUT VOOR KERN-
FYSICA EN HOOG ENERGIE-FYSICA
KRUISLAAN 409, 020-592 2000
1098 SJ AMSTERDAM NEDERLAND

Size A3
Dim 420 x 297 mm
Page 1 of 4